



①9 BUNDESREPUBLIK  
DEUTSCHLAND



DEUTSCHES  
PATENT- UND  
MARKENAMT

⑫ Patentschrift  
⑩ DE 199 14 488 C 1

⑤1 Int. Cl. 7:  
G 11 C 11/02

②1 Aktenzeichen: 199 14 488.5-53  
②2 Anmeldetag: 30. 3. 1999  
④3 Offenlegungstag: -  
④5 Veröffentlichungstag  
der Patenterteilung: 31. 5. 2000

Innerhalb von 3 Monaten nach Veröffentlichung der Erteilung kann Einspruch erhoben werden

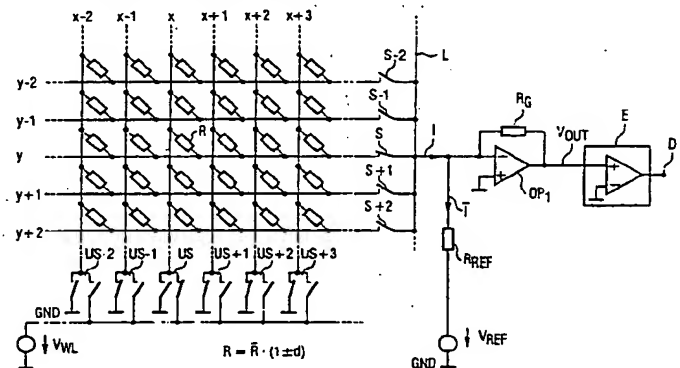
⑦3 Patentinhaber:  
Siemens AG, 80333 München, DE

⑦2 Erfinder:  
Thewes, Roland, Dr.-Ing., 82194 Gröbenzell, DE;  
Weber, Werner, Dr.rer.nat., 80637 München, DE

⑤6 Für die Beurteilung der Patentfähigkeit in Betracht  
gezogene Druckschriften:  
US 51 73 873

⑤4 Vorrichtung zur Bewertung der Zellenwiderstände in einem magnetoresistiven Speicher

⑤7 Der Anmeldungsgegenstand betrifft eine Bewerter-  
schaltung für einen magnetoresistiven Speicher, bei der  
hohe, insbesondere für neue Bauelemente mit geringen  
Spannungspegeln und geringer Verlustleistung kritische,  
Offset-Spannungen in diesen Bewertungsvorrichtungen  
dadurch beseitigt werden, daß ein vom jeweiligen Infor-  
mationszustand der Zelle abhängiger Zellenstrom um ei-  
nen mittleren Zellenstrom vermindert wird und diese  
Stromdifferenz in eine entsprechende Ausgangsspan-  
nung umgesetzt wird, wobei zur Bildung des mittleren  
Zellenstromes eine Kombination von Zellwiderständen  
aus Zellen mit unterschiedlichem Informationsgehalt die-  
nen.



DE 199 14 488 C 1

DE 199 14 488 C 1

Die Erfindung betrifft eine Vorrichtung zur Bewertung eines magnetisch veränderbaren elektrischen Widerstands einer magnetoresistiven Speicherzelle (MRAM) mit Hilfe eines Referenzwiderstands. Eine solche Speicherzelle weist typischerweise eine weichmagnetische Schicht und eine hartmagnetische Schicht auf, die elektrisch leitend und durch ein Tunneloxid voneinander getrennt sind, wobei die Tunnelwahrscheinlichkeit und damit der elektrische Widerstand von den Polarisierungsrichtungen der beiden Schichten abhängt.

Eine solche Vorrichtung ist aus dem US-Patent 5,173,873, insbesondere aus Fig. 4, bekannt, wobei jeweils pro Spalte der Widerstand einer einzigen Referenzzelle herangezogen wird und eine Bewertung hierdurch schnell und mit geringer Verlustleistung erfolgt.

Aufgrund der Fertigungstoleranzen sind die Zellenwiderstände über das gesamte Speicherzellenfeld nicht konstant und es treten für den gleichen Informationszustand nach Durchführung einer Widerstands-Spannungs-Umsetzung durch eine Bewerterschaltung unterschiedliche Ausgangsspannungen auf, die von einer nachgeschalteten Entscheidererschaltung oftmals nicht mehr richtig zugeordnet werden können.

Die der Erfindung zugrunde liegende Aufgabe besteht nun darin, eine Vorrichtung zur Bewertung der Zellenwiderstände in einem magnetoresistiven Speicher anzugeben, bei der hohe, insbesondere für neue Bauelemente mit geringen Spannungspegeln und geringer Verlustleistung kritische, Offset-Spannungen in diesen Bewertungsvorrichtungen beseitigt werden.

Diese Aufgabe wird erfindungsgemäß durch die Merkmale des Patentanspruchs 1 gelöst. Eine vorteilhafte Ausbildung der Erfindung ergibt sich aus dem Unteranspruch 2.

Die Erfindung besteht im wesentlichen darin, daß ein vom jeweiligen Informationszustand der Zelle abhängiger Zellenstrom um einen mittleren Zellenstrom vermindert wird und diese Stromdifferenz in eine entsprechende Ausgangsspannung umgesetzt wird, wobei zur Bildung des mittleren Zellenstromes eine Kombination von Zellwiderständen aus Zellen mit unterschiedlichem Informationsgehalt dienen.

Nachfolgend wird ein bevorzugtes Ausführungsbeispiel der Erfindung anhand der Zeichnung näher erläutert. Die Zeichnung zeigt eine matrixförmige Anordnung von Bitleitungen  $y + 2 \dots y - 2$  von Wortleitungen  $x - 2 \dots x + 3$ , die einen Ausschnitt aus einem Zellenfeld eines magnetoresistiven Speichers darstellen. Zwischen jeder Bitleitung und jeder Wortleitung ist ein magnetoresistiver Widerstand  $R$  vorhanden, der üblicherweise auf einem übereinander liegenden und durch ein Tunneloxid getrennten weichmagnetischen und einem hartmagnetischen Bereich besteht. Zwischen einer ausgewählten Wortleitung  $x$  und einer ausgewählten Bitleitung  $y$  liegt der ausgewählte Zellwiderstand  $R$ . Die Auswahl bzw. die Adressierung der Wortleitungen erfolgt hier beispielsweise mit Hilfe von Umschaltern  $US - 2 \dots US + 3$ , die der Reihe nach jeweils mit einer der Wortleitungen  $x - 2 \dots x + 3$  verbunden sind und über die jeweils eine ausgewählte Wortleitung, hier die Wortleitung  $x$ , mit einer Wortleitungsspannung  $V_{WL}$  und die anderen Wortleitungen mit Bezugspotential  $GND$  verbunden werden. Damit nicht alle mit der Wortleitung  $x$  verbundenen Zellwiderstände, sondern nur der mit der adressierten Bitleitung  $y$  verbundene Zellwiderstand  $R$  auf eine gemeinsame Leitung  $L$  durchgeschaltet werden, bleiben alle Schalter  $S - 2 \dots S + 2$  bis auf den Schalter  $S$  geöffnet.

Für einen aus einer Mehrzahl von Bitleitungen und Wortleitungen bestehenden Bereich des Zellenfeldes oder aber

für das gesamte Zellenfeld ist eine Bewerterschaltung mit einer nachgeschalteten Entscheiderstufe  $E$  vorhanden, die aus einer Ausgangsspannung  $V_{OUT}$  der Bewerterschaltung entsprechende Datenpegel  $D$  erzeugt.

Die eigentliche Bewerterschaltung weist einen Operationsverstärker  $OP_1$  auf, dessen Ausgang die Ausgangsspannung  $V_{OUT}$  führt und über einen Rückkoppelwiderstand  $R_G$  auf den invertierenden Eingang rückgekoppelt und dessen nichtinvertierender Eingang mit Bezugspotential verbunden ist. Der invertierende Eingang des Operationsverstärkers  $OP_1$  ist mit der Sammelleitung  $L$  verbunden, wodurch in diesem Beispiel die Wortleitungsspannung  $V_{WL}$  über den Umschalter  $US$ , den ausgewählten Zellwiderstand  $R$  und den geschlossenen Schalter  $S$  mit dem invertierenden Eingang verbunden ist und aus der Leitung  $L$  ein entsprechender Zellenstrom  $I$  fließt. Der Zellenwiderstand  $R$  ist von der gespeicherten Information abhängig und kann wie folgt angegeben werden.

$$R = \bar{R} \cdot (1 \pm d),$$

wobei  $R$  ein mittlerer Widerstand und  $d$  eine informationsabhängige relative Widerstandsänderung, die beispielsweise in der Größenordnung von einigen Prozent liegt, bedeuten. Bei der Erfindung wird von dem Strom  $I$  ein mittlerer Strom  $\bar{I}$  subtrahiert und es gelangt zum invertierenden Eingang des über den Widerstand  $R_G$  rückgekoppelten Operationsverstärkers  $OP_1$  nur eine Stromdifferenz  $\bar{I} - I$ . Der mittlere Strom  $\bar{I}$  wird aus einem Referenzwiderstand  $R_{REF}$  und einer Referenzspannung  $V_{REF}$  gebildet, wobei die Spannung  $V_{REF}$  ein anderes Vorzeichen als die Wortleitungsspannung  $V_{WL}$  aufweist. Der Referenzwiderstand  $R_{REF}$  und die Referenzspannung  $V_{REF}$  müssen so dimensioniert werden, daß bei einem Zellenwiderstand  $R = \bar{R}$  und einer Wortleitungsspannung  $V_{WL}$  der Strom  $I$  gleich  $\bar{I}$  ist und damit die Ausgangsspannung  $V_{OUT}$  gleich Null ist.

Die Referenzspannung  $V_{REF}$  kann dabei vorteilhafterweise mit Hilfe einer üblichen invertierenden Operationsverstärkerschaltung in Abhängigkeit der Wortleitungsspannung  $V_{WL}$  aber auch umgekehrt die Wortleitungsspannung  $V_{WL}$  auf diese Weise aus einer vorgegebenen Referenzspannung  $V_{REF}$  erzeugt werden.

Der Referenzwiderstand  $R_{REF}$  sollte vorteilhafterweise aus demselben Material wie Zellenwiderstände bestehen. Bei gleicher Geometrie des Referenzwiderstandes  $R_{REF}$  wie die Zellenwiderstände sind nur Widerstände  $R = \bar{R} \cdot (1 \pm d)$  und nicht der Mittelwert  $\bar{R}$  verfügbar. Hierzu wird im einfachsten Fall ein Zellenwiderstand einer Zelle mit einer gespeicherten logischen Eins und ein Zellenwiderstand einer Zelle mit einer gespeicherten logischen Null in Reihe geschaltet, was einen Referenzwiderstand mit dem Wert  $2 \cdot \bar{R}$  liefert und eine entsprechende Referenzspannung  $V_{REF}$  erfordert. Durch Parallelschaltung zweier solcher Reihenschaltungen kann der Referenzwiderstand  $R_{REF} = \bar{R}$  auf einfache Weise erzeugt werden. Um einen Mittelwert zu erreichen, der für möglichst viele Zellen optimal ist, können weitere solcher Reihenschaltungen parallel geschaltet werden, wodurch sich der Referenzwiderstand und entsprechend auch die hierfür erforderliche Referenzspannung erniedrigt.

#### Patentansprüche

1. Vorrichtung zur Bewertung der Zellenwiderstände in einem magnetoresistiven Speicher, bei der ein erster Anschluß eines jeweiligen Zellenwiderstandes ( $R$ ) über Schalter ( $US$ ) mit einer Wortleitungsspannung ( $V_{WL}$ ) und ein zweiter Anschluß des jeweiligen Zellenwiderstandes mit einem Leitungskno-

ten (L) über weitere Schalter (S) verbindbar ist,  
bei der der Leitungsknoten über einen Referenzwider-  
stand ( $R_{REF}$ ) mit einer Referenzspannungsquelle  
( $V_{REF}$ ) verbunden ist, die eine Reduktion eines jeweili-  
gen aus dem Leitungsknoten fließenden Zellenstromes 5  
(I) um einen mittleren Strom ( $\bar{I}$ ) bewirkt, und  
bei der ein Verstärker ( $OP_1$ ,  $R_G$ ) die Differenz aus dem  
jeweiligen Zellenstrom und dem mittleren Strom in  
eine Spannung ( $V_{OUT}$ ) als Bewertungssignal umwan-  
delt. 10

2. Vorrichtung nach Anspruch 1, bei der der Referenz-  
widerstand ( $R_{REF}$ ) aus einer Zusammenschaltung von  
Zellenwiderständen von Zellen mit unterschiedlichem  
Informationsgehalt besteht.

3. Vorrichtung nach Anspruch 2, bei der der Referenz- 15  
widerstand entweder eine einzelne Reihenschaltung  
von zwei Zellenwiderständen von Zellen mit unter-  
schiedlichem Informationsgehalt oder eine Parallel-  
schaltung solcher Reihenschaltungen aufweist.

4. Vorrichtung nach einem der vorhergehenden An- 20  
sprüche, bei der die Referenzspannung ( $V_{REF}$ ) aus der  
Wortleitungsspannung ( $V_{WL}$ ) oder umgekehrt die  
Wortleitungsspannung aus der Referenzspannung mit  
Hilfe einer invertierenden Spannungsverstärkerschal-  
tung gebildet ist. 25

---

Hierzu 1 Seite(n) Zeichnungen

---

30

35

40

45

50

55

60

65

